

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-114660

(43)Date of publication of application : 02.07.1984

(51)Int.Cl.

G06F 13/04  
G11B 5/09

(21)Application number : 57-223071

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 21.12.1982

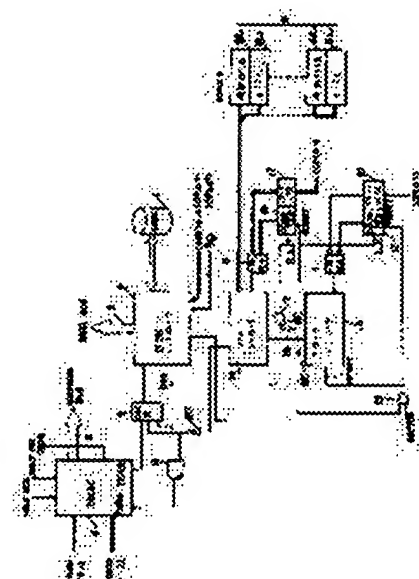
(72)Inventor : KUMAKAWA YOSHIO  
YAMAGUCHI MINORU

## (54) FIELD SELECTING AND READING SYSTEM

## (57)Abstract:

PURPOSE: To improve the using efficiency and the access efficiency of a main memory by reading out selectively only the designated data after designating the blocks of data, the record forming the block and the field in the record respectively.

CONSTITUTION: Each data showing the relative address and the data length is transferred to a record controller 14 from a CPU. The controller 14 delivers clocks only in a field containing the data to be read out in response to the above-mentioned data and the coincidence detection signal given from a coincidence detecting circuit 18. Meanwhile the clock synchronizing with the above-mentioned clock is applied to a DMA controller 4, and the data DMA is transferred from the field. A DACK controller 5 supplies the clocks to a disk controller 2 synchronously with the transfer of data DMA and reads out the data within the designated field of the block in the designated area of a floppy disk 1 to transfer it to a main memory.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑬ 日本国特許庁 (JP)

⑭ 特許

## ⑯ 公開特許公報 (A)

昭59-

⑮ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑰ 公開 昭和59年(1

G 06 F 13/04

7361-5B

G 11 B 5/09

6733-5D

発明の数 1

審査請求 未請求

## ⑱ ファイルド選択読取り方式

⑲ 発明者 山口実

東大和市桜が丘2

シオ計算機株式会社

⑳ 特 願 昭57-223071

㉑ 出 願 昭57(1982)12月21日

㉒ 出 願 人 カシオ計算機株式

東京都新宿区西郷

㉓ 発 明 者 熊川善雄

1号

東大和市桜が丘2丁目229番地カ

シオ計算機株式会社東京工場内

㉔ 代 理 人 弁理士 山田靖彦

## 明 細 書

## 1. 発明の名称

ファイルド選択読取り方式

## 2. 発明の要旨

磁気記憶装置を有する情報処理システムに於いて、該磁気記憶装置から主記憶部へ情報がダイレクトメモリアクセス方式で送られる際、上記磁気記憶装置の磁気記憶媒体に記憶された記憶ブロックのうち特定ブロックを検出する特定ブロック検出手段と、該特定ブロックを構成するレコードのうちから特定レコードを検出する特定レコード検出手段と、該特定レコードを構成するファイルド

この発明はフロッピーディスクの記憶装置を有する情報処理システムに、ファイルド選択読取り方式に関する。

〔従来技術〕

従来、例えばフロッピーディスク内のメインメモリに対してデータ転送データはディスクのトラック上の各ロッタ単位で読取られ転送されている前記ブロックは夫々、指定されたセクタ番号を複数含み、また各レコードデータが格納されているデータブロックで構成されている。

ツアの容量を小さくでき、データのアクセス効率も向上する等の利点をもつた情報処理システムにおけるフィールド選択読取り方式を提供することである。

#### 〔発明の要点〕

磁気記憶装置を有する情報処理システムに於いて、該磁気記憶装置から主記憶部へ情報がダイレクトメモリアクセス方式で送られる際、上記磁気記憶装置の磁気記憶媒体に記憶された記憶ブロックのうち特定ブロックを検出する特定ブロック検出手段と、該特定ブロックを構成するレコードのうちから特定レコードを検出する特定レコード検出手段と、該特定レコードを構成するフィールドのうち特定フィールドを検出する特定フィールド検出手段と、該特定フィールド検出手段が検出した特定フィールドを複数読取る特定フィールド読取り手段とを備えたフィールド選択読取り方式である。

#### 〔実施例〕

以下、図面を参照してこの発明の一実施例を説

明する。第1図はフロッピーディスク

メモリ間において、DMA (Direct Memory Access) 方式によりデータ転送の処理システムの一部のブロック回路図において、1は前記フロッピーディスク1はディスク2、データバス3を介し、システムメモリ(図示略)と接続され、主Direct Memory Access C 4の制御下に、周知のように図示し中央処理装置)の制御とは独立してメモリ間とのデータ転送が行われる。

ディスクコントローラ2はCPUアドレス、リード/ライト制御信号られ、またDACK (DATA ADDRESS) コントローラ5からの制るとディンク1に対しデータの読出行う。而してディスクコントローラ読出しを行う場合、信号DRQを発前記DACKコントローラ5、アン

トされる。そしてそれらの制レヴスタは夫々レコードコントローラ1される。

ブロックレスタレジスタ10につてブロックレスタがプリセットデータは一致検出回路11の一端に入一致検出回路11の他端にはカウン出力が入力し、而してその一致検出クコントローラ13に入力する。コントローラ13はソフト上のセクタセクタとのDEAD SPACEの路であり、而して前記ソフト上のセ

クへ夫々与える。

特開昭59-11

そのデータは一致検出回路18の一端に印加され、またその他端にはカウンタ19の出力出力が印加される。そしてその一致検出信号はレコードコントローラ14に入力するほか、カウンタ19のリセット信号として印加される。このレコードコントローラ14は前記レコード内の指定フィールドのデータのみをメインメモリに読み込みDMA搬送させるための回路であり、その出力はデータ読出し指令としてインバータ20を介しDACKコントローラ5、アンドゲート6へ印加される。而してDACKコントローラ5はディスクコントローラ2に対し同様に読出し指令を与える。またアンドゲート6は信号TXRQ (REQUEST) を出力してDMA4に与え、次のデータ読出しに対するリクエストを行わせる。

一方、ディスクコントローラ2はハード的なセクタが検出されることに信号SECTORを出力し、それをアンドゲート15に印加する。そしてその出力はカウンタ12、ブロックコントローラ18にリセット信号として印加される。またアン

ドゲート7の出力はカウンタ12、クロックCLKとして印加されている。

次に第2図(B)～(D)のタイムチャートで動作を説明する。なお、第2図(B)はディスク1のトラック上の磁気ブロック、フィールドの関係を表々概念的にある。

CPUはフロッピーディスク1をメインメモリに対しデータをDMA搬送するには、DMA4に対しメインメモリと搬送するデータレックスを示すを与え、またCPUはDMA4に記データレックス分のレジスタ19……(9A0、910)に対し1番目(READ1)から順に各レコードの相対アドレスとデータレックスをプリセットする。更にCPUは、アドレスレジスタ19、レコードレックス7に対し夫々、ブロックレックス、レックスの各データをプリセットする。ま

ディスクコントローラ2に対しディスクアドレス、リード/ライト制御信号R/Wとを夫々与える。そしてブロックコントローラ18がデータのDMA搬送開始時にソフト上のセクタに応じて1ブロック目の開始を示す“1”レベルの1発信号BCを出力し、そしてその信号BCが“0”レベルに反転後にはディスクコントローラ2は信号DRQを出力開始してそれをアンドゲート6、7に夫々印加させる。而して以後のデータ搬送中は、“1”として前記1発信号BCが出力するときを除いて前記アンドゲート7は閉成され、且つアンドゲート15は閉成されており、したがってその間、ア

ドレスの1番目のレコードに対するデータレックスとを示す各データでくる。そしてこのデータと一致検出からの一致検出信号の入力状態に依りコントローラ14は第2図(C)に示すようにCORD1の読出すべきデータをDの間だけ、信号DRQを反転させて出力し、インバータ20を介しANDACKコントローラ5へ夫々印加してDMA4にはこの間、前記クロックが出力して信号TXRQされ、前記フィールドからのデータ

## 特開昭59-

してこの間、カウンタ19の計数動作によつてその計数出力がレコードレンクスレジスタ17へ設定されたデータと一致したときには、“1”の一致検出信号が一致検出回路18から出力し、レコードコントローラ14へ印加されると共にカウンタ19にリセット信号として印加され、リセットされることになる。

2番目以下のレコードRECORD2、RECORD3の指定フィールド内のデータに対するDMA搬送動作も全く同様である。而してこの間、カウンタ12の計数動作によつてその計数出力がブロックレンクスレジスタ10に設定されているデータと一致すると“1”の一致検出信号が一致検出回路11から出力してブロックコントローラ13へ印加される。そしてブロックコントローラ13はこの一致検出信号の入力状態に応じて前記信号BCを作成出力することになる。また信号BCが“1”として出力中にヘッド上の信号SECTORが出力するとアンドゲート15からこれに同期した信号が出力し、カウンタ12、ブロック

コントローラ13へ交わりセット信号され、夫々リセットさせる。而して分かるようにこの例では、1ブロックから構成されていることになり、前記実施例では1つのブロックコードを含ませたが、この数はこれである。また磁気記憶装置としてフロッピーを用いたが、磁気記憶装置であつて（発明の効果）

この発明は以上説明したように、あるデータのブロックと、このブロックのレコードと、このレコード内のフィールド指定して指定データのみを選択的に値から読出すようにした情報処理システムから選択読取り方式を提供し、インメモリの使用効率が高まり、またフロッピーの容量を小さくでき、データの向上する等の利点がある。

## 図面の簡単な説明

図1図はこの発明の一実施例の要部

図2図は、第2図はタイミングチャート等を示す図である。

1……フロッピーディスク、2……ディスクコントローラ、4……DMAコントローラ、5……DACKコントローラ、9……アドレス線、10……ブロックレンクスレジスタ、11、18……一致検出回路、12、19……カウンタ、13……ブロックコントローラ、14……レコードコントローラ、17……レコードレンクスレジスタ。

